

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : **08-070081**

(43)Date of publication of application : **12.03.1996**

(51)Int.CI.

**H01L 23/50**  
**H01L 21/60**  
**H01L 23/04**  
**H01L 23/28**

(21)Application number : **06-203525**

(71)Applicant : **NIPPONDENSO CO LTD**

(22)Date of filing : **29.08.1994**

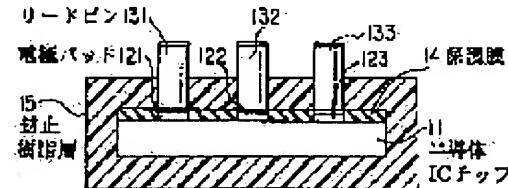
(72)Inventor : **OBARA FUMIO**  
**YOSHIHARA SHINJI**

## (54) IC PACKAGE AND ITS MANUFACTURE

### (57)Abstract:

**PURPOSE:** To provide an IC package which has the size approximate to the IC chip size and facilitates IC mounting, and the manufacturing method of the package.

**CONSTITUTION:** An IC package 11 is provided with electrode pads 121, 122,... on the surface. A plurality of lead pins 131, 132,... are fixed so as to be connected with the electrode pads 121, 122,..., respectively. A protective film 14 is suitably formed on the surface of the IC chip 11. The whole periphery is sealed with a resin layer 15. The tips of the lead pins 131, 132,... are exposed or protruded from the surface of the resin layer 15. This IC package is manufactured in the following manner: a semiconductor wafer from a wafer process is bonded on a dicing sheet and cut into specified chip types, the dicing sheet is stretched, molds are set between chips, sealing resin solution is potted and cured, and then isolation is performed by the chases.



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

**BEST AVAILABLE COPY**

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19)日本国特許庁 (JP)

## (12) 公開特許公報 (A)

(11)特許出願公開番号

特開平8-70081

(43)公開日 平成8年(1996)3月12日

(51)Int.Cl. <sup>6</sup>	識別記号	府内整理番号	F I	技術表示箇所
H 01 L 23/50	S			
	P			
21/60	3 2 1	Z		
23/04		D		
23/28		Z 6921-4E		

審査請求 未請求 請求項の数7 O L (全7頁)

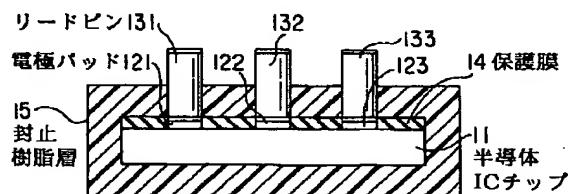
(21)出願番号	特願平6-203525	(71)出願人 000004260 日本電装株式会社 愛知県刈谷市昭和町1丁目1番地
(22)出願日	平成6年(1994)8月29日	(72)発明者 小原 文雄 愛知県刈谷市昭和町1丁目1番地 日本電 装株式会社内
		(72)発明者 吉原 晋二 愛知県刈谷市昭和町1丁目1番地 日本電 装株式会社内
		(74)代理人 弁理士 鈴江 武彦

## (54)【発明の名称】 ICパッケージおよびその製造方法

## (57)【要約】

【目的】この発明はICチップと近似したサイズの、実装性の良好なICパッケージ、並びにその製造方法を提供することを目的とする。

【構成】ICパッケージ11はその表面に電極パッド121、122、…を備え、これら電極パッド121、122、…それぞれに接続されるようにして複数のリードピン131、132、…が取り付けられる。そして、ICチップ11の表面に適宜保護膜14を設定し、その全周を樹脂層15によって封止するもので、この樹脂層15の面からリードピン131、132、…それぞれの先端が露出あるいは突出されるように設置される。この様なICパッケージは、ダイシングシート上にウエハ工程からの半導体ウエハを接着して所定のチップ状に切断し、その後ダイシングシートを引き伸ばして各ICチップの相互間に型枠を設定した後に封止用樹脂液をポッティングし、これを硬化させた後に型枠部で分離することで製造される。



## 【特許請求の範囲】

【請求項1】 表面に内蔵される回路配線素子に対応して複数の電極パッドが形成された半導体集積回路チップと、

この半導体集積回路チップの前記複数の電極パッドそれぞれに一端が接合して取り付けられた複数の電極リードピンと、

前記半導体集積回路チップの少なくとも前記電極リードピンの設定される面および外周部を取り囲み形成された封止樹脂層とを具備し、

前記複数のリードピンそれぞれの先端部が前記封止樹脂層の表面に露出して設定されるようにしたことを特徴とするICパッケージ。

【請求項2】 前記リードピンそれぞれの先端面は、前記封止樹脂層の表面に露出して設定されるもので、この露出された先端面にははんだ付けに必要な端面処理が施されるようにした請求項1記載のICパッケージ。

【請求項3】 前記リードピンそれぞれは、導電性金属材料を柱状に加工して構成され、この柱状体の外周面には樹脂による補強層が形成されるようにした請求項1記載のICパッケージ。

【請求項4】 前記リードピンそれぞれは、前記半導体集積回路チップに形成された電極パッドの面積よりも大きい径の柱状体によって構成されるようにした請求項1記載のICパッケージ。

【請求項5】 前記複数のリードピンが表面に植設された前記半導体集積回路チップの裏面部に熱伝導性の良好な材料で構成した放熱板を設定し、この放熱板と共に前記封止樹脂層でパッケージされるようにした請求項1記載のICパッケージ。

【請求項6】 集積回路製造工程の終了した半導体ウエハをダイシングシートに固定した後に各集積回路チップ単位で切断する第1の工程と、

前記各切断された複数の集積回路チップの配設された前記ダイシングシートを引き伸ばして、各集積回路チップを所定間隔で分離する第2の工程と、

前記ダイシングシート上の各集積回路チップそれぞれ面に、その各回路チップそれぞれの面に形成された電極パッドにそれぞれリードピンの一端を接合して植設する第3の工程と、

前記リードピンがそれぞれ植設された前記半導体回路チップの配設された前記ダイシングシートの面上に、前記各半導体回路チップそれぞれを枠体によって区画する第4の工程と、

前記枠体によって区画された前記ダイシングシート上の前記半導体回路チップをそれぞれ取り囲むように樹脂を充填し硬化させる第5の工程とを具備し、

前記半導体回路チップそれぞれは独立的に分離されるように前記ダイシングシートから引き剥がされるようにしたことを特徴とするICパッケージの製造方法。

【請求項7】 前記第5の工程の後に前記ダイシングシートを引き剥がす第6の工程と、さらにこのダイシングシートの引き剥がされた面にさらに前記半導体回路チップそれぞれを区画する枠体を設定し、樹脂を充填して硬化する第8の工程とを備え、この第8の工程で設定された枠体を外すことで前記半導体回路チップそれぞれが樹脂封止体と共にそれぞれ分離されるようにした請求項6記載のICパッケージの製造方法。

【発明の詳細な説明】

## 10 【0001】

【産業上の利用分野】 この発明は、実装効率（ICチップ面積/ICパッケージ面積）を充分に向上させるようにしたICパッケージおよびその製造方法に関する。

## 【0002】

【従来の技術】 多数の回路要素を一体的に組み込んだ半導体集積回路チップは、通常樹脂によって封止するようにしてパッケージされている。具体的には、多数のリード端子を一体的に形成したリードフレームに対して、半導体ウエハからダイシングカットされた半導体チップを

20 搭載し、この半導体チップの電極端子とリードフレームのリード端子それぞれとの間を、ワイヤーボンドによって接続する。そして、各リード端子部が外側に突出されるように半導体チップ部を樹脂封止し、これをリードフレームから切り離して独立したICパッケージが形成されるようにしている。

【0003】 しかし、このようにして構成されたICパッケージにあっては、実装効率（すなわち半導体チップ面積に対するICパッケージの面積比）が50%以下と低いものであり、またICの製造工程に対して各ICパッケージそれぞれに対応する製造コストが高いものとなる。さらに、ICチップ特性を引き出す上でスピードやノイズの面での問題が大きい。この様な問題に対して、ICのペアチップ実装法が検討され実用化されているものであるが、チップの品質保証やチップのリペアが困難となる問題点を有している。

【0004】 マトリクス状のバンプ端子を有する半導体チップキャリアを、ICチップの周辺電極にボンディングして作製したチップサイズのパッケージも最近提案されている。この様にした場合には、実装効率、特性面、品質保証、さらにリペア性についての問題は解決できるが、チップキャリアを使用することによって、ICチップに対するパッケージコストが大きくなる。

## 【0005】

【発明が解決しようとする課題】 この発明は上記のような点に鑑みされたもので、ICチップに対するパッケージサイズを小さくして実装効率が向上されると共に、特にこのパッケージ工程がウエハ工程に連続して行われるようにして、チップ実装工程の簡略化と共に特性上の信頼性も確実に確保できるようにしたICパッケージおよびその製造方法を提供しようとするものである。

## 【0006】

【課題を解決するための手段】この発明に係るICパッケージは、半導体集積回路チップの表面に形成された複数の電極パッドそれぞれに一端を接合して電極リードピンを植設し、この半導体集積回路チップの少なくとも電極リードピンの設定される面および外周部を樹脂で封止するもので、複数のリードピンそれぞれの先端部は前記封止樹脂層の表面に露出して設定されるようとする。

【0007】また、この様に構成されるICパッケージの製造方法は、集積回路製造工程の終了した半導体ウエハをダイシングシートに固定した後に各集積回路チップ単位で切断し、この各切断された複数の集積回路チップの配設された前記ダイシングシートを引き伸ばして、各集積回路チップを所定間隔で分離する。そして、ダイシングシート上の各集積回路チップそれぞれ面に、その各回路チップそれぞれの面に形成された電極パッドにそれぞれリードピンの一端を接合して植設し、このリードピンがそれぞれ植設された前記半導体回路チップの配設された前記ダイシングシートの面上に、前記各半導体回路チップそれぞれを枠体によって区画すると共に、この枠体によって区画された前記ダイシングシート上の前記半導体回路チップをそれぞれ取り囲むように樹脂を充填し硬化させる。その後、半導体回路チップそれぞれは独立的に分離されるように前記ダイシングシートから引き剥がす。

## 【0008】

【作用】この様に構成されるICパッケージは、半導体集積回路チップの表面に所定の電極リードピンが直接的に植設され、このチップの外周部が封止樹脂によって取り囲まれるように構成されるものであるため、このICパッケージの面積は半導体集積回路チップの面積と近似した状態とされ、その実装効率が高いものとされる。そして、この様なICパッケージは、ウエハをダイシングシートに接着した状態でチップ単位に切断し、ダイシングシートを引き伸ばすことによって各回路チップが独立的に分離され、その各チップに電極リードピンが取り付けられるもので、このダイシングシートに取り付けられた状態で樹脂封止によるパッケージがされるようになる。すなわち、ウエハ工程に連続した状態でパッケージまで完成されるもので、その製造工程は充分に簡易化されて、製造コストの低減にも大きな効果を發揮する。

## 【0009】

【実施例】以下、図面を参照してこの発明の一実施例を説明する。まずICパッケージの構造について説明すると、図1はその断面構造を示すもので、内部に回路要素並びに配線が施された半導体集積回路を構成する半導体ICチップ11の表面には、その回路要素の導出端子部が接続される複数の電極パッド121、122、…が形成されている。そして、この各電極パッド121、122、…それには、電極リードピン131、132、…のそれぞれ一

端が接合されている。

【0010】この様に複数のリードピン131、132、…が植設された半導体ICチップ11の表面部には、例えば窒化シリコンや酸化シリコン等の保護膜14が適宜形成され、その全体が樹脂層15によって封止されるようになるもので、ICチップ11に植設したリードピン131、132、…それぞれの先端部が、この封止樹脂層15の面から突出され、外部に露出されるようしている。

【0011】ここで、リードピン131、132、…それぞれは、それぞれAu、Ag、Cu、Al等の導電性材料によって円柱状に構成されるもので、その端面には半田付けに必要な端面処理が適宜施されている。これらのリードピン131、132、…は、実質的に電極パッド121、122、…の面積に相当する微小径(0.5mm程度以下)に構成されるものであるため、その強度を充分にすることが困難である。

【0012】このため、図2の(A)で示すようにリードピン本体13の外周を、樹脂層16によって被覆した構造のものとしてもよい。この場合、この被覆樹脂層16の端面とリードピン本体13の端面を一致させねばよいものであるが、(B)図で示すように被覆樹脂層16の端面よりリードピン本体13が突出されるようにしてもよい。

【0013】ICチップに対して金属バンプを取り付け、これを樹脂封止するように構成することが提案されているが、バンプに対する熱応力の問題や封止用のモールド樹脂層が薄いものであるため、これでは充分なチップ保護機能を発揮させることが困難である。

【0014】しかし、実施例で示したようなICパッケージ構造にあっては、植設されるリードピン131、132、…の高さを通常のバンプよりも充分に高く設定し(1mm以上)、封止樹脂層15を厚く構成することによって、パッケージとしての信頼性が充分に確保できる。また、ICチップ11に植設されるリードピン131、132、…それぞれの長さがバンプの高さに比べて充分に長くできるものであるため、実装基板に対して装着した場合の熱応力を効果的に緩和することができ、その信頼性の確保が非常に容易とされる。

【0015】また、この様なICパッケージとすることにより、半導体チップ11のサイズとほぼ同等のパッケージサイズとすることができます。この場合、リードピン131、132、…のサイズを短くすることにより、高速高周波用パッケージとしても優れた特性が得られる。このためには、図3で示すようにリードピン131、132、…それぞれの先端が、封止樹脂層15の外側面と一致させるように構成することもできる。

【0016】図4は、この様に構成されるICパッケージの製造工程を順次示しているもので、まず(A)図で示すように、IC製造工程のウエハプロセスを終了した半導体ウエハ21を、樹脂フィルムで構成されるダイシングシート22の上に接合固定する。ここで、ダイシングシ

ート22は、適宜粘着性を有するように構成されるもので、この粘着性を利用してウエハ21が接合固定される。この様にダイシングシート22に半導体ウエハ21が接合固定されたならば、ダイシングソーによってフルカットに近い状態でこのウエハ21を切断23し、ブレーキング装置によってICチップ241、242、…のように完全に分離する。

【0017】この様にダイシングシート22の上に多数のICチップ241、242、…がそれぞれ分離された状態で接合されている状態で、(B)図で示すようにダイシングシート22をエキスパンダーによって均等に引き伸ばす。この様にしてダイシングシート22が引き伸ばされると、このダイシングシート22に接合された多数のICチップ241、242、…それぞれの相互間に均等な間隔が設定される。

【0018】ダイシングシート22の上に多数のICチップ241、242、…がそれぞれ均等な間隔で配置されるような状態となったならば、(C)図で示すように各ICチップ241、242、…の表面に形成されている電極パッド部に対応して、それぞれ電極リードピン13の一端を接着し、各電極リードピン13が所定のICチップの所定の位置に植立設定されるようとする。

【0019】ここで、この電極リードピン13は導電材料を円柱状に構成されるもので、その断面形状は一般的のワイヤボンド線と同様に円形が基本である。しかし、適宜多角形状の断面形状とすることもできるものであり、さらには図2で説明したように適宜樹脂被覆層を備えて、強度が適宜保たれる構造とすることもできる。

【0020】これらのリードピン13は、例えばワイヤボンダで使用されるワイヤ状のリード材を、一本毎にマウント装置を用いて所望の長さに切断しながら、所定のICチップ241、242、…それぞれの所定の電極パッド部に接合する。この場合、予めスクリーン印刷により粘着性のはんだペーストや導電性エポキシペースト等を所定の電極パッド部に印刷しておくことにより、各リードピンのそれぞれ先端をこれらペースト部に接合することにより、各リードピン13が所定の電極パッド部に取り付け固定される。

【0021】この様に各ICチップ241、242、…それに対しリードピン13が固定された後、その接合に用いられたペーストの硬化処理を施すもので、使用されるペースト材の特性に合わせて加熱処理したりあるいは紫外線の照射処理を行う。ここで、熱処理を施す場合はダイシングシート22の耐熱温度以下の温度で行うもので、状況に応じては仮硬化の状態であってもよい。その加熱方法は、例えばシートエキスパンダに組み込まれたヒータもしくはランプ等が適宜使用でき、この様な接着ペーストの硬化処理によってICチップ241、242、…それぞれの電極パッド部にリードピン13が接着固定される。

【0022】次に、(D)図で示すように分離されているICチップ241、242、…それぞれを取り囲むように型枠25をダイシングシート22の上にセットする。この型枠25は上方から見ると井桁形状に構成されるもので、ICチップ241、242、…それぞれの周囲に、これらをそれぞれ取り囲む枠が設定されるもので、この型枠25の内部に封止用樹脂液26をディスペンサ等によって滴下する(ポッティング)。この場合、不良ICチップは適宜マークしておき、封止用樹脂液がその部分には滴下されないようにしている。

【0023】ここで、型枠25は一般的にトランスファモールドで使用されている金属枠が用いられるもので、封止用樹脂液26のポッティング後に、この型枠25の取り外しを容易にするため、適宜離型材を塗布しておくことが望ましいもので、この型枠25に対して封止用樹脂液26を滴下した後は、この樹脂液26を仮硬化処理(熱処理)する。

【0024】ダイシングシート22は、熱を加えることによってICチップ241、242、…それぞれを固定保持する粘着力が低減する(45~50°C以上)ので、この状態で(E)図で示すようにダイシングシート22が、ICチップ241、242、…さらに型枠25から容易に引き剥がされる。その後、ICチップ241、242、…の裏面側(この図では上下反転して示している)に別の型枠27を、型枠25に重ねるようにして設定する。そして、この型枠27内に再度封止用樹脂液28をポンティングし、最終熱硬化処理を施す。

【0025】この様にして封止用樹脂液26および28が完全に硬化されたならば、型枠25および27を取り外すことにより、図1に示したようなICパッケージが完成される。この様にして作製されたICパッケージにあっては、パッケージ外寸法が内蔵されるICチップサイズに近くされるものであり、充分に小型化される。

【0026】なお、このICパッケージを実装基板に対して実装するに際して、はんだ付け性を良好にするため、リードピンそれぞれの端面に対してはんだペーストを印刷しておくことが望ましい。

【0027】この様にしてICパッケージが製造できるものであるため、従来の樹脂モールドによるパッケージと比較して、使用する材料や部材を確実に低減することが可能とされ、さらに工程数の低減が可能とされるもので、半導体チップのダイシング工程に連続して、ICチップサイズに充分に近似した形状でパッケージすることができる。したがって、量産性に富むものとすることが容易であり、低コストのパッケージ製造が可能となつて、ペアチップ実装並の実装効率が得られる。

【0028】しかもこの様なパッケージは、いわゆるフリップチップのようなフェースダウンで実装基板に対して装着できる。したがって、この様にして製造されたICパッケージによれば、フリップチップ型のペアチップ

実装と同様にリード長が短くなるものであるため、従来の樹脂モールドパッケージと比較して高周波の伝送特性が良好に保たれる。

【0029】一般に、ペアチップ実装においては、ペアチップをバーンイン試験を実行する場合にチップを傷付けることがあり、またそのための治具が高価となるような問題を有するもので、チップレベルでの品質保証が困難である。さらに不良チップを実装した場合にリペアが困難となることが多く、実際には基板を廃棄することになってコストアップの要因となっていた。

【0030】しかしながら、実施例で示したようなICパッケージによれば、専用のICソケット等を使用することによりバーンイン試験が容易に実行できるようになるものであるため、ペアチップ実装において問題となるような品質保証の問題が回避することができ、取扱いも容易となってリペア性も向上される。

【0031】図5はICパッケージの第3の実施例を示すもので、ICチップ11の裏面に対して放熱板18を取り付け、この放熱板18の面を除いて封止樹脂層15が形成されるようにしている。この場合、図6で示す第4の実施例のように、放熱板18の面にも封止樹脂層15を形成するようにしてもよい。

【0032】この様に放熱板18を一体的に組み込むようにすることにより、ICチップ11の許容消費電力を効果的に向上させることができるとされる。この場合、放熱板18を実装基板と熱伝導性の良好なリボン状の材料(Au、Cu、Al等)で接続することにより、放熱特性をさらに向上させることができ望ましい。ここで、ICチップ11の裏面を電極として用いるようにした場合には、図5で示した第3の実施例のように外部に放熱板18を露出させるように構成すると効果的である。

【0033】この様な放熱板18を備えたICパッケージを製造するには、図4で示す製造工程において、(E)図で示した封止用樹脂液28をポッティングする前に、ICチップ241、242、…それぞれの裏面に、放熱板18を導電性エポキシやはんだペースト等で接着すればよい。

【0034】図7で示す第5の実施例にあっては、リードピン131、132、…それぞれの径を、ICチップ11の表面に形成した電極パッド121、122、…それぞれの径よりも大きく構成している。この様に構成すれば、リードピン131、132、…自体の強度が効果的に向上されると共に、このリードピン131、132、…部分における放熱特性が向上させることができる。

【0035】この様にリードピン131、132、…の径を大きくすると、隣接するリードピン相互の間隔が小さくなり、その径の大きさに限界が生ずるが、図8で示す第6の実施例のようにリードピン131、132、…それぞれの外周に絶縁層19が被覆されると、リードピン相互の電気的な接触が確実に避けられ、リードピン131、132、…それぞれの径をさらに大きくすることが可

能とされ、これらのリードピン131、132、…の取扱いが容易とされて、パッケージの取り付けがより安定化して行われる。

【0036】この様なICパッケージの製造工程において、図4を用いた説明においてはリードピン13を、例えばワイヤボンディングのように1本ずつ供給するようにしてICチップに接続したが、このリードピン13を成形しながらICチップの所定位置に供給することもできる。

10 【0037】例えば、図9で示すようにICチップ上の電極パッドの配置位置に合わせてホール311、312、…を形成した押し出し成形型32を用い、ICチップに形成される電極パッド部に複数のリードピン13が一括成形して供給されるようにするものである。

【0038】この押し出し成形型32は、箱型に構成されてその底面にホール131、132、…が開口形成されているもので、この箱型成形型32内に導電性エポキシや導電性ポリマー等のペースト33を充填し、圧縮空気等によって矢印で示すように圧力を加えて、ペースト33がホール311、312、…それから押し出されて、ICチップの電極パッド上にリードピンが形成されるようとする。この場合、成形されるリードピン13の長さは、成形型32とICチップとの間隔を調整することにより可能とされ、押し出されたペーストを仮硬化させた後に、成形型32の底板の外面に沿って切断することにより所定長に設定される。この様なリードピンはスクリーン印刷法によっても形成可能である。

【0039】  
【発明の効果】以上のようにこの発明に係るICパッケージによれば、ICチップに対するパッケージサイズを小さく構成できるものであり、したがって実装効率が向上される。また、この様なICパッケージはウエハ製造工程に連続して簡単に且つ低成本で行われるようになるものであり、チップ実装工程の簡略化と共に特性上の信頼性も容易に確保でき、信頼性に富む小型化した電子機器が構成できる。

【図面の簡単な説明】  
【図1】この発明の一実施例に係るICパッケージを説明する断面図。

40 【図2】(A)および(B)はそれぞれ上記実施例に使用されるリードピンを示すもので、それぞれその平面図および断面図を示している。

【図3】この発明の第2の実施例を示す断面図。  
【図4】(A)～(E)は上記ICパッケージの製造工程を順次説明するための図。

【図5】この発明の第3の実施例を説明する断面図。  
【図6】この発明の第4の実施例を説明する断面図。  
【図7】この発明の第5の実施例を説明する断面図。  
【図8】この発明の第6の実施例を説明する断面図。  
50 【図9】このICパッケージの製造工程におけるリード

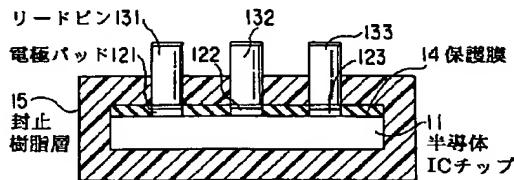
ビンの製造手段の他の例を説明する図。

【符号の説明】

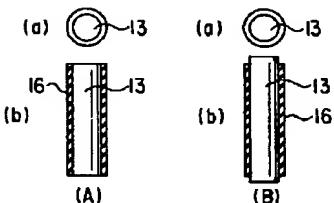
11…ICパッケージ、121、122、…電極パッド、13、131、132、…リードピン、14…保護膜、15…封止樹脂\*

\*層、16…樹脂層、18…放熱板、19…絶縁層、21…半導体ウエハ、22…ダイシングシート、241、242、…ICチップ、25、27…型枠、26、28…封止用樹脂液。

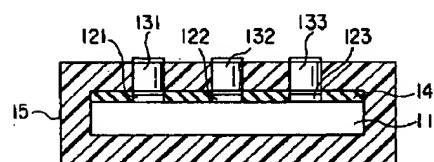
【図1】



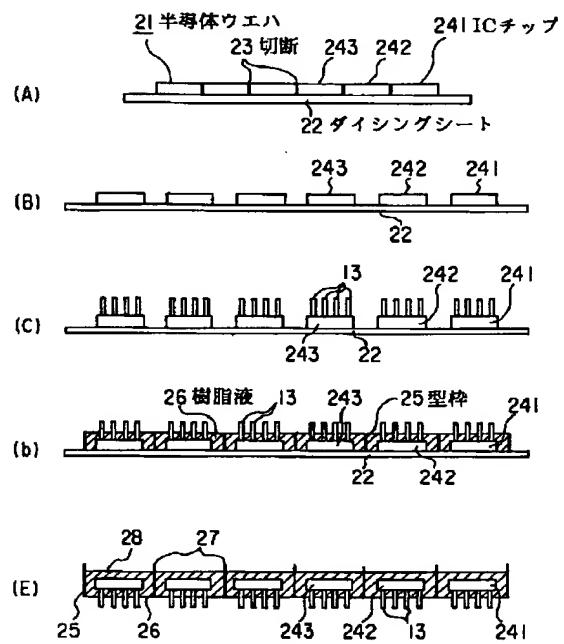
【図2】



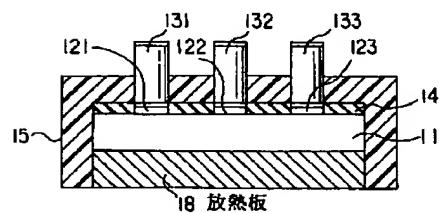
【図3】



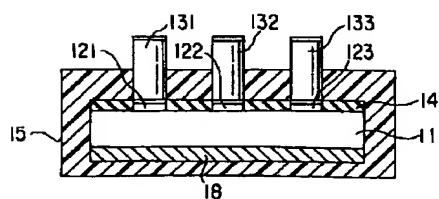
【図4】



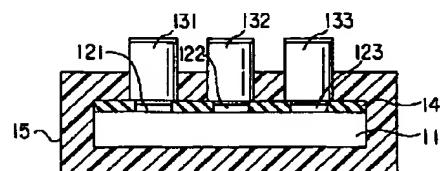
【図5】



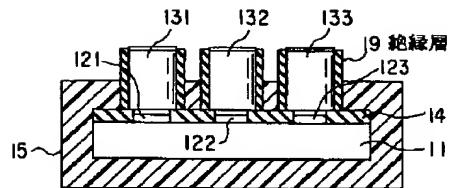
【図6】



【図7】



【図8】



【図9】

